

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関  
国際事務局



(43)国際公開日  
2001年4月12日 (12.04.2001)

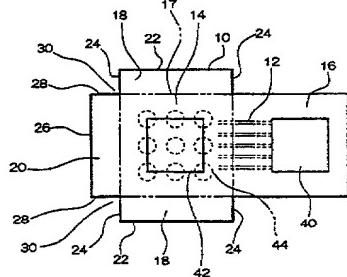
PCT

(10)国際公開番号  
WO 01/26432 A1

- (51)国際特許分類<sup>7</sup>: H05K 1/02, H01L  
21/60, 21/311, 23/12, 25/04
- (21)国際出願番号: PCT/JP00/06824
- (22)国際出願日: 2000年9月29日 (29.09.2000)
- (25)国際出願の言語: 日本語
- (26)国際公開の言語: 日本語
- (30)優先権データ:  
特願平11/281424 1999年10月1日 (01.10.1999) JP
- (71)出願人(米国を除く全ての指定国について): セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)  
[JP/JP]; 〒163-0811 東京都新宿区西新宿2丁目4番1号  
Tokyo (JP).
- (72)発明者: および  
(75)発明者/出願人(米国についてのみ): 橋元伸晃
- (52)代理人: 井上 一, 外 (INOUE, Hajime et al.); 〒167-0051 東京都杉並区荻窪5丁目26番13号 荻窪TMビル2階 Tokyo (JP).
- (53)指定国(国内): CN, JP, KR, US.
- (84)指定国(広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
- 添付公開書類:  
— 國際調査報告書
- 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

(54) Title: WIRING BOARD, SEMICONDUCTOR DEVICE AND METHOD OF PRODUCING, TESTING AND PACKAGING THE SAME, AND CIRCUIT BOARD AND ELECTRONIC EQUIPMENT

(54)発明の名称: 配線基板、半導体装置並びにその製造、検査及び実装方法、回路基板並びに電子機器



(57) Abstract: A semiconductor device which includes a board (10). The board (10) is formed with a wiring pattern (12) and has a first portion (14), and a second portion (16) to be flatwise placed on the first portion (14). The first portion (14) has sides (22, 24, 26, 28) serving as criteria for positioning, while the second portion (16) is shaped to be placed on the first portion (14) while avoiding the sides (22, 24, 26, 28) of the first portion (14).

(57)要約:

半導体装置は、基板(10)を含む。基板(10)は、配線パターン(12)が形成され、第1の部分(14)と、第1の部分(14)に平面的に重ねるための第2の部分(16)と、を有し、第1の部分(14)は位置決めの基準となる辺(22)、(24)、(26)、(28)を有し、第2の部分(16)は、第1の部分(14)の辺(22)、(24)、(26)、(28)を避けて、第1の部分(14)と積み重ねられる形状をなしている。

WO 01/26432 A1